Đề 01:

**Câu 1 (2 điểm):** Phân tích cấu trúc bộ VXL 8088, xác định cơ chế thực hiện 1 lệnh của bộ vi xử lý 8088.

Trả lời :

\* Cấu trúc bộ VXL 8088 :

- Bao gồm hai khối chính : Khối phối ghép (BUS INTERFACE UNIT – BIU) và khối thực hiện lệnh (EXECUTION UNIT)

- BIU đưa ra địa chỉ, đọc mã lệnh từ bộ nhớ, đọc/ghi dữ liệu từ vào cổng hoặc bộ nhớ. Nói cách khác BIU chịu trách nhiệm đưa địa chỉ ra bus và trao đổi dữ liệu với bus

- Trong EU bao gồm khối điều khiển (CU) để điều khiển các hoạt động bên trong và bên ngoài CPU, và khối số học logic (ALU) dùng để thực hiện các thao tác khác nhau với các toán hạng của lệnh. Tóm lại, khi CPU hoạt động, EU sẽ cung cấp thông tin về địa chỉ cho BIU để khối này đọc lệnh và dữ liệu, còn bản thân nó thì đọc lệnh và giải mã lệnh

- Ngoài ra còn có các thanh ghi đoạn, thanh ghi đa năng, thanh ghi cờ

\* Cơ chế thực hiện một lệnh :

- Bao gồm 3 giai đoạn : Đọc mã lệnh (OPCODE FETCH), giải mã lệnh (DECODE), thực hiện lệnh (EXECUTION)

- Việc đọc mã lệnh do khối BIU thực hiện, giải mã và thực hiện lệnh do khối EU đảm nhiệm. Các khối chức năng này có khả năng làm việc đồng thời và các bus liên tục được sử dụng

**Câu 2 (2 điểm):** Phân tích, xác định khi CPU thực hiện lệnh ghi dữ liệu vào bộ nhớ thì các chân tín hiệu ALE và READY có thể cùng có tín hiệu tại một thời điểm không ?

**Câu 3 (3 điểm):** Cho các giá trị : AX= 68E3h, DX=893Fh, BX=942Dh, DS=864Ch,[8F930h]=72h. Xác định ô nhớ có địa chỉ vật lý 961CFh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8A6743h ; 8BD8h ; 88B72C8Ah?

8A67=1000 10|1|0| 01|10 0|111

* D=1 => đích đến là thanh ghi
* W=0 => dữ liệu là byte
* Mod/rm=01/111 => [BX]+d8
* REG=100 => AH

Lệnh MOV AH,[BX]+d8 => MOV AH,[BX]+43h;

8BD8h = 1000 10|1|1| 11|01 1|000

* D=1 => đích đến là thanh ghi
* W=1 => dữ liệu là word
* MOD/RM=11/000 => AX
* REG=011 => BX

Lệnh MOV BX, AX

88B72C8A=> 88B7 = 1000 10|0|0| 10|11 0|111

* D=0 => đích đến là ô nhớ
* W=0 => dữ liệu là byte
* MOD/RM = 10/111 => [BX]+d16
* REG=110 => DH

Lệnh MOV [BX]+d16, DH; => MOV [BX]+8A2Ch , DH

MOV AH,[BX]+43h (1)

MOV BX, AX (2)

MOV [BX]+8A2Ch, DH (3)

1. [BX]=DS:BX mà DS=864Ch, BX=942Dh => DS:BX=864Ch:942Dh

* [BX]=864C0h+942Dh=8F8EDh
* [BX]+43h=8F8Edh+43h= 8F930h
* MOV AH, [8F930h]

Mà đề bài cho [8F930h]=72h

= > Suy ra AH = 72h

1. Thanh ghi AX có giá trị ban đầu là 68E3h nhưng sau câu lệnh thì giá trị bị thay đổi thành 72E3h

= > MOV BX, AX = > BX=72E3h

1. MOV [BX]+8A2Ch, DH

[BX]= DS:BX mà DS = 864Ch, BX = 72E3h => DS:BX = 864Ch:72E3h

* [BX]= 864C0h+72E3h= 8D7A3h
* [BX] + 8A2Ch= 8D3A3h + 8A2Ch = 961CFh

= > MOV [961CF], DH mà DH = 89h => [961CFh]=89h

Vậy giá trị được lưu tại ô nhớ có địa chỉ vật lý là B5B9Eh là E6h

**Câu 4 (3 điểm):** Xác định giá trị AX sau khi CPU thực hiện đoạn mã sau :

MOV AX,0430h

MOV CX,6B93h

MOV CL,AH

lap1:

SHR AX,CL

INC CH

CMP CH,6Dh

JNE lap1

Bài làm:

MOV AX,0430h => AX=0430h => AH=04h, AL=30h

MOV CX,6B93h => CX=6B93 => CH=6Bh, CL=93h

MOV CL,AH => CL = 04h

SHR AX,CL => AX=0043h (dịch phải 4 bit)

INC CH => CH=6Ch (tăng 1 đơn vị)

CMP CH,6Dh =>6Ch < 6Dh

JNE LAP1 (Nhảy nếu không bằng hoặc khác 0)

Lap1:

SHR AX,CL => AX = 0004h

INC CH => CH=6Dh

CMP CH,6Dh => 6Dh=6Dh

JNE LAP1(dừng do bằng nhau)

* AX = 0004h

Đề 02:

**Câu 1 :** Phân tích muốn kiểm tra điều kiện biến Var1 có lớn hơn biến Var2 hay không thì bộ VXL 8088 sẽ phải thực hiện những thao tác gì?

Trả lời :

Để kiểm tra điều kiện biến Var1 có nhỏ hơn(lớn hơn hoặc bằng) biến Var2 hay không, bộ vi xử lý sẽ tiến hành thực hiện phép trừ ảo và dựa vào giá trị của các cờ để đưa ra kết quả so sánh

Cụ thể, bộ vi xử lý sẽ thực hiện phép trừ ảo Var1- Var2

Nếu ZF = 1, tức Var1 – Var2 = 0, thì Var 1 = Var 2

Nếu ZF = 0, SF = 1 (kết quả âm), tức Var 1 – Var2 < 0, thì Var1<Var2

Nếu ZF = 0, SF = 0(kết quả dương), tức Var1-Var2>0, thì Va1>Var2

**Câu 2 :** Phân tích, xác định khi CPU nhận được một tín hiệu qua chân TEST thì ngay sau đó chân ALE có thể có tín hiệu không?

- Chân TEST có tín hiệu dùng để xác định khi nào kết thúc lệnh WAIT.

- Bộ VXL phải thực hiện lệnh WAIT cuối chu kỳ T3, chân TEST dùng để xác định lệnh WAIT. Tại chu kỳ T3 đã trải qua tiến trình truyền dữ liệu -> ALE=0. Vì vậy TEST và ALE không thể có cùng tín hiệu.

**Câu 3:** Cho các giá trị : DX= 83DAh, BX=272Ch, CX=32DEh, DS=1C2Ah, [1EA05h]=85h. Xác định ô nhớ có địa chỉ vật lý 2DB1Bh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8A6F39h ; 8BD9h; 88B79D92h.

Bài làm

Lệnh 1: 8A6F39h

8A6Fh = 1000 10|1|0| 01|10 1|111

D=1 => đích đến là thanh ghi

W=0 => kiểu dữ liệu là byte

MOD/RM= 01/111 => [BX] + d8

REG = 101 => CH

Lệnh MOV CH, [BX] +d8 => MOV CH, [BX] + 39h

Lệnh 2: 8BD9h

8BD9h = 1000 10|1|1| 11|01 1|001

D=1 => đích đến là thanh ghi

W = 1 => kiểu dữ liệu là word

MOD/RM = 11/001 => CX

REG = 011 => BX

Lệnh MOV BX, CX

Lệnh 3: 88B79D92h

88B7h = 1000 10|0|0| 10|11 0|111

D = 0 => đích đến là ô nhớ

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX] + d16

REG = 110 => DH

Lệnh MOV [BX] + 929Dh, DH

1. MOV CH, [BX] + 39h
2. MOV BX, CX
3. MOV [BX] + 929Dh, DH

Đổi địa chỉ logic sang vật lý

Đổi 1 sang địa chỉ vật lý:

[BX]=DS:BX = 1C2Ah: 272Ch

* [BX] = 1C2A0h+272Ch= 1E9CCh
* [BX]+ 39h = 1E9CCh + 39h= 1EA05h

Lệnh 1: MOV CH, [BX] + 39h = MOV CH,[1EA05h] = MOV CH,85h

= > CH = 85h

Kéo theo giá trị của thanh ghi CX thay đổi từ 32DEh thành 85DEh

= > CX = 85DEh

Lệnh 2: MOV BX, CX

= > BX = 85DEh

Lệnh 3: MOV [BX] + 929Dh, DH

[BX] = DS:BX = 1C2Ah:85DEh

* [BX] = 1C2A0h+85DEh= 2487Eh
* [BX] + 929Dh= 2487Eh + 929Dh = 2DB1Bh

= > MOV [BX] + 929Dh, DH => MOV [2DB1B], DH mà DH =83h => [2DB1Bh]=83h

Vậy giá trị được lưu tại ô nhớ có địa chỉ vật lý là [2DB1Bh] là 83h

**Câu 4 :** Xác định giá trị BX sau khi CPU thực hiện đoạn mã sau :

MOV BX,2602h

MOV DX,0482h

MOV CL,DH

LAP1:

ROL BX,CL

ADD DL,2

CMP DL,84h

JBE LAP1

Bài làm:

MOV BX, 2602h => BH=26h, BL=02h  
MOV DX, 0482h => DH=04h, DL=82h

MOV CL, DH => CL=04h

ROL BX, CL => BX=6022h

ADD DL,2 =>DL = 84h

CMP DL,84h (84h = 84h)

JBE LAP1 (Nhảy nếu nhỏ hơn hoặc bằng)

ROL BX, CL => 0226h

ADD DL , 2 => DL = 86h

CMP DL , 84h (86h > 84h)

JBE LAP1 ( dừng )

* BX = 0226h

Đề 03:

**Câu 1 :** Phân tích công thức MIPS, giải thích tại sao hiện nay việc sản xuất bộ VXL tập trung vào tăng số nhân?

Trả lời :

Công thức MIPS :

Trong đó :

f : Tần số làm việc của bộ VXL

N : Số lượng các đơn vị xử lý số học và logic (ALU) không phụ thuộc vào nhau bên trong bộ vi xử lý

M : Số lượng vi lệnh trung bình của một lệnh trong bộ VXL (thường cần 4-7 vi lệnh)

T: Hệ số thời gian truy nhập bộ nhớ (chu trình chờ đợi trong khi truy nhập bộ nhớ )

Ta thấy

- Với việc tăng f là rất khó khăn bởi f càng tăng thì nhiệt lượng tỏa ra càng lớn, ảnh hưởng tới các thành phần vật lý bên trong, bên cạnh đó, việc tăng tần số khó khăn cũng là do giới hạn về công nghệ, về kiến trúc CPU

- Với việc giảm M, số lượng vi lệnh trung bình của một lệnh thường là 4-7 lệnh, khó thể giảm được hơn nữa

- Với việc giảm T, việc truy nhập bộ nhớ luôn cần một khoảng thời gian nhất định, với giới hạn công nghệ hiện tại, thời gian truy nhập cũng đã ở mức giới hạn

Từ đó, chỉ còn việc tăng N, tức tăng số nhân trên bộ VXL

Cho nên, ta có thể kết luận, xu thế sản xuất bộ VXL cho máy tính là tăng số nhân

**Câu 2 :** Phân tích, xác định khi chân READY của 8088 có tín hiệu thì các chân A16S3 – A19S6 có thể có tín hiệu hay không, nếu có thì truyền tín hiệu gì?

**Câu 3 :** Cho các giá trị : CX= 5C5Fh, AX=8492h, BP=98A2h, SS=423Dh, [4EECFh] =6Dh. Xác định ô nhớ có địa chỉ vật lý 4F10Eh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8AA65D32h; 8BC8h; 888E9C34h.

Lệnh 1: 8AA65D32h

8AA6h = 1000 10|1|0| 10|10 0|110

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/110 => [BP] + d16

REG = 100 => AH

= > Lệnh MOV AH, [BP] +d16 => MOV AH, [BP] + 325Dh

Lệnh 2: 8BC8h

8BC8h = 1000 10|1|1| 11|00 1|000

D = 1 => đích đến là thanh ghi

W = 1 => kiểu dữ liệu là word

MOD/RM = 11/000 => AX

REG = 001 => CX

= > Lệnh MOV CX, AX

Lệnh 3: 888E9C34h

888Eh = 1000 10|0|0| 10|00 1|110

D = 0 => đích đến là ô nhớ

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/110 => [BP] +d16

REG = 001 => CL

= > Lệnh MOV [BP] + d16, CL => MOV [BP] + 349Ch, CL

Các lệnh:

1. MOV AH, [BP] + 325Dh
2. MOV CX, AX
3. MOV [BP] + 349Ch, CL

Giải mã địa chỉ logic sang địa chỉ vật lý

1. MOV AH, [BP] + 325Dh

[BP]=SS:BP=423Dh:98A2h

* [BP] = 423D0h+98A2h = 4BC72h
* [BP] + 325Dh = 4BC72h+ 325Dh = 4EECFh

= > Lệnh MOV AH, [BP] + 325Dh = MOV AH,[4EECF] = MOV AH, 6Dh

* AH = 6Dh

Dẫn theo sự thay đổi của thanh ghi AX có giá trị ban đầu là 8492h thành 6D92h

* AX = 6D92h

1. MOV CX, AX

= > CX = 6D92h

1. MOV [BP] + 349Ch, CL

[BP] = SS:BP = 423Dh:98A2h

[BP] = 423D0h+98A2h = 4BC72h

[BP] + 349Ch= 4BC72h+ 349Ch = 4F10Eh

= > Lệnh MOV [BP] + 349Ch, CL => MOV [4F10E], CL

Mà CL = 92h

Vậy giá trị được lưu tại ô nhớ có địa chỉ vật lý là [4F10Eh] là 92h

**Câu 4 :** Xác định giá trị BX sau khi CPU thực hiện đoạn mã sau :

MOV BX, 146Dh

MOV CX, 7906h

SUB CX, 0002h

LAP1:

SHR BX, CL

INC CH

CMP CH, 7Ah

JNA LAP1

Bài làm:

MOV BX, 146Dh => BH=14h, BL=6Dh

MOV CX, 7906h => CH=79h, CL=06h

SUB CX, 0002h => 7906h – 0002h = 7904h

SHR BX, CL => 0146h (dịch phải 4 bit do CL=04h)

INC CH => 7Ah (tăng 1 đơn vị cho CH=79h)

CMP CH,7Ah (7Ah = 7Ah)

JNA LAP1 (Nhảy nếu nhỏ hơn hoặc bằng)

SHR BX, CL => 0014h (dịch phải 4 bit do CL=04h)

INC CH => 7Bh (tăng CH 1 đơn vị)

CMP CH,7Ah (7Bh>7Ah)

* BX = 0014h

Đề 04:

**Câu 1 :** So sánh, phân tích kiến trúc song song và kiến trúc đồng vi xử lý trong vấn đề nâng cao công suất hệ vi xử lý.

Trả lời

Kiến trúc song song là kiến trúc kết hợp hai bộ vị xử lý trong khối xử lý trung tâm tạo ra khả năng xử lý song song trong cùng một không gian. Kiểu kiến trúc này có tốc độ xử lý cao gấp đôi so với kiến trúc chỉ dung một bộ vi xử lý

Kiến trúc đồng xử lý sử dụng bộ đồng xử lý, là một bộ vi xử lý riêng biệt kết nối với bộ vi xử lý chính thông qua bus hệ thống. Bộ đồng xử lý chỉ thực hiện một số chức năng đặc biệt, ví dụ như các phép toán đòi hỏi sự chính xác sử dụng dấu phẩy động. Tốc độ của bộ đồng xử lý ở những phép tính này sẽ nhanh hơn rất nhiều so với bộ xử lý chính

Có thể thấy, với kiến trúc song song, việc kết hợp song song hai bộ vi xử lý tạo ra tốc độ xử lý tổng thế nhanh gấp đôi kiến trúc đơn vi xử lý

Còn với kiến trúc đồng xử lý, bộ đồng xử lý cho tốc độ xử lý cao hơn bộ xử lý chính ở các tác vụ nhất định

**Câu 2 :** Phân tích, xác định trong trường hợp tín hiệu truyền từ chân AD7 của 8088 đi đến Bus địa chỉ thì những chân tín hiệu nào khác của bộ vi xử lý 8088 có liên quan?

Cho các giá trị : AX= 239Dh, BX=34D5h, DS=43F3h, [47483h]=72h. Xác định ô nhớ có địa chỉ vật lý 4A1A9h lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8A677Eh; 8AF8h; 8887A42Dh.

Lệnh 1: 8A677Eh

8A67h = 1000 10|1|0| 01|10 0|111

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 01/111 => [BX] + d8

REG = 100 => AH

= > Lệnh MOV AH, [BX] + d8 => MOV AH, [BX] + 7Eh

Lệnh 2: 8AF8h

8AF8h = 1000 10|1|0| 11|11 1|000

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 11/000 => AL

REG = 111 => BH

= > Lệnh MOV BH, AL

Lệnh 3: 8887A42Dh

8887h = 1000 10|0|0| 10|00 0|111

D = 0 => đích đến là ô nhớ

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX]+d16

REG = 000 => AL

= > Lệnh MOV [BX] + d16, AL => MOV [BX] +2DA4h, AL

1. MOV AH, [BX] + 7Eh
2. MOV BH, AL
3. MOV [BX] +2DA4h, AL

Đổi địa chỉ logic sang địa chỉ vật lý

1. MOV AH, [BX] + 7Eh

[BX] = DS:BX = 43F3h: 34D5h

* [BX] = 43F30h + 34D5h = 47405h
* [BX] + 7Eh = 47405h + 7Eh = 47483h

= > Lệnh MOV AH, [BX] + 7Eh => MOV AH, [47483h] => MOV AH, 72h => AH = 72h

Kéo theo giá trị của AX bị thay đổi từ 239Dh thành 729Dh

= > AX = 729Dh

1. MOV BH, AL

= > BH = 9Dh

1. MOV [BX] + 2DA4h, AL

[BX] = DS:BX = 43F3h: 9DD5h

* [BX] = 43F30h+34D5h = 47405h
* [BX] + 2DA4h = 47405h+ 2DA4h = 4A1A9h

= > Lệnh MOV [BX] + 2DA4h, AL => MOV [4A1A9], AL mà AL = 9Dh

Giá trị được lưu tại ô nhớ có địa chỉ vật lý là [4A1A9h] là 9Dh

**Câu 4 :** Xác định giá trị AX sau khi CPU thực hiện đoạn mã sau :

MOV AX,233Bh

MOV CX,0800h

ADD CL,4

LAP1:

SHL AX,CL

INC CH

CMP CH,0Ah

JB LAP1

Bài làm:

MOV AX, 233Bh => AH=23h, Al=3Bh

MOV CX, 0800h => CH=08h, CL=00h

ADD CL,4 => CL= 04h

SHL AX, Cl => AX=33B0h (dịch trái 4 bit)

INC CH => CH= 09h

CMP CH, 0Ah (09h<0Ah)

JB LAP1 (Nhảy nếu nhỏ hơn)

SHL AX, CL => AX= 3B00h (dịch trái 4 bit)

INT CH => CH= 0Ah

CMP CH, 0Ah (0Ah=0Ah)

JB LAP1 ( dừng )

* AX=3B00h

Đề 05:

**Câu 1 :** Phân tích ý nghĩa, cơ chế làm việc của việc dồn kênh và phân kênh trong hệ VXL.

**Trả lời :**

Để giảm bớt khó khăn về mặt công nghệ do việc phải chế tạo nhiều chân cho các tín hiệu của vi mạch CPU, người ta đã tìm cách hạn chế số chân của vi mạch bằng cách dồn kênh nhiều tín hiệu trên cùng một chân ( ví dụ, dồn tín hiệu địa chỉ với tín hiệu dữ liệu vào cùng chân AD để đưa ra ngoài)

Khi nhận được các tín hiệu dồn kênh, ta tiến hành phân kênh, nhằm tách các tín hiệu để tái tạo lại tín hiệu gốc cho các bus độc lập (bus địa chỉ và bus dữ liệu). Việc này thực hiện bằng cách sử dụng các vi mạch có chức năng thích hợp ở bên ngoài (thường là mạch chốt). Để tách thông tin, CPU đưa ra thêm xung ALE để báo cho bên ngoài biết tín hiệu lúc này là địa chỉ hay dữ liệu, xung ALE lúc này được dùng để mở các mạch chốt và tách được các thông tin về địa chỉ bị dồn kênh

Cơ chế tương tự với các chân dồn địa chỉ / trạng thái

**Câu 2 :** Phân tích, xác định có trường hợp nào cả 2 chân DEN và chân DT/R của 8088 cùng có tín hiệu hay không ?

**Câu 3 :** Cho các giá trị : AX= 1838h, BX=29D1h, DS=8DEAh, [98EDCh]=4Fh. Xác định ô nhớ có địa chỉ vật lý 92E4Bh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8AA76B86h; 8BD8h; 886773h.

Lệnh 1: 8AA76B86h

8AA7h = 1000 10|1|0| 10|10 0|111

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX] + d16

REG = 100 => AH

= > Lệnh MOV AH, [BX] + d16 => MOV AH, [BX] + 866Bh

Lệnh 2: 8BD8h

8BD8h = 1000 10|1|1| 11|01 1|000

D =1 => đích đến là thanh ghi

W = 1 => kiểu dữ liệu là word

MOD/RM = 11/000 => AX

REG = 011 => BX

= > Lệnh MOV BX, AX

Lệnh 3: 886773h

8867h = 1000 10|0|0| 01|10 0|111

D = 0 => đích đến là ô nhớ

W =0 => kiểu dữ liệu là byte

MOD/RM = 01/111 => [BX] + d8

REG = 100 => AH

= > Lệnh MOV [BX] + d8, AH => MOV [BX] + 73h, AH

Danh sách lệnh:

1. MOV AH, [BX] + 866Bh
2. MOV BX, AX
3. MOV [BX] + 73h, AH

Đổi địa chỉ logic sang vật lý

1. MOV AH, [BX] + 866Bh

[BX] = DS:BX = 8DEAh: 29D1h

* [BX] = 8DEA0h+29D1h= 90871h
* [BX] + 73h = 90871h + 866Bh = 98EDCh

= > Lệnh MOV AH, [BX] + 866Bh => MOV AH, [98EDC]

=> MOV AH, 4Fh

Kéo theo giá trị AX thay đổi từ 1838h thành 4F38h

* AX = 4F38h

1. MOV BX, AX

* BX = 4F38h

1. MOV [BX] +73h, AH

[BX] = DS:BX= 8DEAh:4F38h

* [BX]= 8DEA0h + 4F38h = 92DD8h
* [BX] + 73h = 92DD8h + 73h = 92E4Bh

= > Lệnh MOV [BX] + 73h, AH => MOV [92DD8h], AH mà AH = 4Fh

Giá trị được lưu tại ô nhớ có địa chỉ vật lý là [92DD8h] là 4Fh

**Câu 4 :** Xác định giá trị AX sau khi CPU thực hiện đoạn mã sau :

MOV DX, 7802h

MOV BX, 0004h

MOV AX, 0002h

MOV CL,DL

LAP1:

MUL BL

SUB BL,2

LOOP LAP1

Bài làm:

MOV DX, 7802h => DH= 78h, DL= 02h

MOV BX, 0004h => BH=00h, BL=04h

MOV AX, 0002h => AH= 00h, AL=02h

MOV CL, DL => CL=02h

MUL BL => (AL\* BL Lưu vào AX) => AX=AL\*BL=02h\*04h=0008h

SUB BL,2 => BL=02h

LOOP LAP1 (Lấy giá trị của CX hoặc CL làm số lần lặp, sau khi lặp thì trừ 1 đơn vị) => CL= 02h -1 = 01h

MUL BL=> (AL\* BL Lưu vào AX) => AX=AL\*BL=08h\*02h=10h

SUB BL,2=> BL=00h

LOOP LAP1 (Lấy giá trị của CX hoặc CL làm số lần lặp, sau khi lặp thì trừ 1 đơn vị) => CL= 01h -1=00h => dừng

* AX = 0010h

Đề 06:

**Câu 1 :** Phân tích xác định các thành phần chính cần phải có trong 1 bộ vi xử lý.

Trả lời :

Có ba thành phần chính cần phải có trong một bộ VXL

1. ALU : Tập hơp vi mạch logic, là đơn vị thực hiện các phép toán, phép logic, phép so sánh …

2. CU : Đơn vị logic điều khiển, chỉ bảo bộ vi xử lý giải mã và thực hiện chương trình như thế nào

3. Thanh ghi (Register) : Lưu trữ dữ liệu

**Câu 2 :** Phân tích, xác định khi chân A8 của bộ vi xử lý 8088 có tín hiệu thì chân DEN có thể có tín hiệu hay không?

Cho các giá trị : DX= 2173h, BX=9E32h, DS=1928h, [23106‬h]=5Ch. Xác định ô nhớ có địa chỉ vật lý 2596Fh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8ADEh; 8A5765h; 8897CE28h.

Lệnh 1: 8ADEh

8ADEh = 1000 10|1|0| 11|01 1|110

D = 1 => đích đến là thanh ghi

W =0 => kiểu dữ liệu là byte

MOD/RM = 11/110 => DH

REG = 011 => BL

= > Lệnh MOV BL, DH

Lệnh 2: 8A5765h

8A57h = 1000 10|1|0| 01|01 0|111

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 01/111 => [BX] +d8

REG = 010 => DL

= > Lệnh MOV DL, [BX] + d8 => MOV DL, [BX] + 65h

Lệnh 3: 8897CE28h

8897h = 1000 10|0|0| 10|01 0|111

D = 0 => đích đến là ô nhớ

W =0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX] + d16

REG = 010 => DL

= > Lệnh MOV [BX] +d16, DL => MOV [BX] + 28CEh, DL

Danh sách lệnh:

1. Lệnh MOV BL, DH
2. MOV DL, [BX] + 65h
3. MOV [BX] + 28CEh, DL

Chuyển địa chỉ logic thành địa chỉ vật lý

1. MOV BL, DH

* BL = 21h

Kéo theo giá trị của BX thay đổi từ 9E32h thành 9E21h

* BX = 9E21h

1. MOV DL, [BX] + 65h

[BX]=DS:BX=1928h: 9E21h

* [BX]= 19280h+9E21h = 230A1h
* [BX] + 65h = 230B2h+65h= 23106h

= > Lệnh MOV DL, [BX] +65h => MOV DL, [23106h] => MOV DL, 5Ch

Kéo theo giá trị của DX thay đổi từ 2173h thành 215Ch

* DX =215Ch

1. MOV [BX] + 28CEh, DL

[BX] = DS:BX = 1928h:9E21h

* [BX] = 19280h+9E21h= 230A1h
* [BX] + 28CEh= 2596Fh

= > Lệnh MOV [BX] + 28CEh, DL => MOV [2596F], DL => mà DL = 5Ch

Giá trị được lưu tại ô nhớ có địa chỉ vật lý là [2596Fh] là 5Ch

**Câu 4 :** Xác định giá trị AX sau khi CPU thực hiện đoạn mã sau :

MOV AX, 250

MOV BX, 100Ah

MOV CL, 0012h

LAP1:

DIV BL

SUB CX,8

XOR AH,AH

LOOP LAP1

Bài làm:

MOV AX, 250 => 250=FAh=> AH=00h, AL= FAh

MOV BX, 100Ah => BH= 10h, BL= 0Ah

MOL CL, 0012h => CL=12h

DIV BL = (AL = AL chia BL, dư lưu vào AH) => AL = 19h , AH =0h

SUB CX, 8 => CX=0Ah

XOR AH,AH (0 xor 0 = 0)

LOOP LAP1 (Lấy giá trị của CX hoặc CL làm số lần lặp, sau khi lặp thì trừ 1 đơn vị) => CX=0Ah-1=09h

DIV BL = (AL = AL chia BL, dư lưu vào AH) => AL=02h dư AH=05h

SUB CX,8 => CX= 01h

XOR AH,AH (05h xor 05h =00h)

LOOP LAP1 (Lấy giá trị của CX hoặc CL làm số lần lặp, sau khi lặp thì trừ 1 đơn vị) => CX=01h-1=00h => dừng

* AX= 0002h

Đề 07:

**Câu 1 :** Phân tích, xác định thông số T trong công thức MIPS có liên quan thế nào với bộ nhớ Cache.

Trả lời :

Trong công thức MIPS, thông số T là hệ số thời gian truy cập bộ nhớ, khi thông số T càng nhỏ thì tốc độ của bộ vi xử lý sẽ càng tăng

Bộ nhớ cache chính là tác nhân làm giảm thông số T này

Cache là bộ nhớ có tốc độ cao, được thiết kế đề giảm thời gian truy nhập bộ nhớ cho bộ vi xử lý. Cache có thể nằm ngay bên trong bộ vi xử lý hoặc nằm bên cạnh bộ vi xử lý và được kết nối trực tiếp với bộ vi xử lý, chính nhờ sự kết nối trực tiếp đó, làm cho thời gian truy xuất bộ nhớ cache nhanh hơn rất nhiều so với việc CPU phải truy xuất vào bộ nhớ chính (được kết nối với CPU qua bus hệ thống)

Vì vậy, nhờ có bộ nhớ cache, thông số T giảm đi, tốc độ của bộ vi xử lý tăng lên

**Câu 2 :** Phân tích, xác định khi bộ vi xử lý 8088 thực hiện lệnh ghi dữ liệu vào bộ nhớ, có phải chân tín hiệu TEST sẽ nhận tín hiệu trước khi chân WR truyền tín hiệu ra ngoài?

**Câu 3 :** Cho các giá trị: CX= 7A19h, BX=9ECDh, DS=9B73h, [A8997h]=3Fh. Xác định ô nhớ có địa chỉ vật lý A789Bh lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8BCBh; 8A8F9A33h; 888F9E22h.

Lệnh 1: 8BCBh

8BCBh = 1000 10|1|1| 11|00 1|011

D=1 => đích đến là thanh ghi

W =1 => kiểu dữ liệu là word

MOD/RM = 11/011 => BX

REG = 001 => CX

= > Lệnh MOV CX,BX

Lệnh 2: 8A8F9A33h

8A8Fh= 1000 10|1|0| 10|00 1|111

D = 1 => đích đến là thanh ghi

W = 0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX] +d16

REG = 001 => CL

= > Lệnh MOV CL, [BX] +d16 => MOV CL, [BX] + 339Ah

Lệnh 3: 888F9E22h

888Fh = 1000 10|0|0| 10|00 1|111

D = 0 => đích đến là ô nhớ

W =0 => kiểu dữ liệu là byte

MOD/RM = 10 /111 => [BX] +d16

REG = 001 => CL

= > Lệnh MOV [BX] +d16, CL => MOV [BX] + 229Eh, CL

Danh sách lệnh:

1. Lệnh MOV CX,BX
2. MOV CL, [BX] + 339Ah
3. MOV [BX] + 229Eh, CL

Đổi địa chỉ logic sang địa chỉ vật lý

1. MOV CX, BX

* CX = 9ECDh

1. MOV CL, [BX] + 339Ah

[BX] = DS:BX=9B73h: 9ECDh

* [BX] = 9B730h+9ECDh= A55FDh
* [BX] + 339Ah = A55FDh + 339Ah = A8997h

= > Lệnh: MOV CL, [BX] + 339Ah => MOV CL, [A8997] => MOV CL, 3Fh

CL = 3Fh

Kéo theo giá trị của CX thay đổi từ 9ECDh thành 9E3Fh

* CX = 9E3Fh

1. MOV [BX] + 229Eh, CL

[BX] = DS:BX = 9B73h: 9ECDh

* [BX] = 9B730h: 9ECDh= A55FDh
* [BX] + 229Eh = A55FDh+ 229Eh = A789Bh

= > Lệnh: MOV [BX]+ 229Eh, CL => MOV [A789B],CL mà CL = 3Fh

Giá trị được lưu tại ô nhớ có địa chỉ vật lý là [A789Bh] là 3Fh

**Câu 4 :** Xác định giá trị AX sau khi CPU thực hiện đoạn mã sau :

MOV BX, 0C04H

MOV AX, 82BEH

MOV CL, BL

LAP1:

SHR AX,CL

ADD BL,CL

CMP BL,0Ah

JB LAP1

Bài làm:

MOV BX, 0C04h => BH = 0Ch, BL = 04h

MOV AX, 82BEh => AH = 82h, AL = BEh

MOV CL, BL => CL = 04h

SHR AX, CL => Dịch phải 4 bit => AX = 082Bh

ADD BL, CL => BL = BL + CL = 04h + 04h = 08h

CMP BL, 0Ah => (08h < 0Ah)

JB LAP1 (Nhảy khi nhỏ hơn)

SHR AX, CL => AX = 0082h

ADD BL, CL => BL = BL + CL = 08h + 04h = 0Ch

CMP BL, 0Ah ( 0Ch > 0Ah )

JB LAP1 (Không thực hiện)

* AX = 0082h

Đề 08:

**Câu 1 :** Phân tích, xác định tính chất gì trong việc xác định công suất bộ xử lý ảnh hưởng đến khả năng tăng dung lượng bộ nhớ trong hệ vi xử lý.

Trả lời :

Khả năng đánh địa chỉ là một tính chất trong việc xác định công suất bộ vi xử lý ảnh hưởng đến khả năng tăng dung lượng bộ nhớ trong hệ vi xử lý. Các từ dữ liệu và lệnh máy cất trong bộ nhớ tại các ngăn nhớ khác nhau. Mỗi ngăn nhớ phải có một địa chỉ để nhận biết. Khi dải đánh địa chỉ càng lớn thì dung lượng nhớ sẽ càng nhiều

**Câu 2 :** Phân tích, xác định khi trên bus địa chỉ đang nhận tín hiệu truyền từ bộ vi xử lý 8088, thì những chân tín hiệu nào của 8088 cũng đang phải truyền tín hiệu ra ngoài?

**Câu 3 :** Cho các giá trị : CX= 7E32h, BX=9245h, DS=63EBh, [6F290h]=5Ah. Xác định ô nhớ có địa chỉ vật lý 6BD37h lưu giá trị bao nhiêu sau khi CPU thực hiện 3 lệnh liên tiếp sau đây: 8A8F9B21h; 8BD9h; 884F2Dh.

Lệnh 1: 8A8F9B21h

8A8Fh = 1000 10|1|0| 10|00 1|111

D = 1 => đích đến là thanh ghi

W =0 => kiểu dữ liệu là byte

MOD/RM = 10/111 => [BX] +d16

REG = 001 => CL

= > Lệnh MOV CL, [BX]+ d16 => MOV CL, [BX] + 219Bh

Lệnh 2: 8BD9h

8BD9h= 1000 10|1|1| 11|01 1|001

D = 1 => đích đến là thanh ghi

W =1 => kiểu dữ liệu là word

MOD/RM = 11/001 => CX

REG = 011 => BX

= > Lệnh : MOV BX, CX

Lệnh 3: 884F2Dh

884Fh = 1000 10|0|0| 01|00 1|111

D = 0 => đích đến là ô nhớ

W = 0 => kiểu dữ liệu là byte

MOD/RM = 01/111 => [BX] +d8

REG = 001 => CL

= > Lệnh: MOV [BX]+ d8, CL => MOV [BX]+2Dh, CL

Danh sách lệnh:

1. MOV CL, [BX] + 219Bh
2. MOV BX, CX
3. MOV [BX]+2Dh, CL

Đổi địa chỉ logic sang địa chỉ vật lý

1. MOV CL, [BX] +219Bh

[BX] = DS:BX=63EBh: 9245h

* [BX] = 63EB0h: 9245h = 6D0F5h
* [BX] + 219Bh = 6D0F5h+219Bh=6F290h

= > Lệnh MOV CL, [BX] + 219Bh => MOV CL,[6F290] => MOV CL , 5Ah

* CL = 5Ah

Kéo theo sự thay đổi của CX từ 7E32h thành 7E5Ah

* CX = 7E5Ah

1. MOV BX, CX

* BX = 7E5Ah

1. MOV [BX] + 2Dh, CL

[BX]= DS:BX=63EBh: 7E5Ah

[BX] = 63EB0h: 7E5Ah = 6BD0Ah

[BX] + 2Dh = 6BD0Ah + 2Dh = 6BD37h

= > Lệnh: MOV [BX] + 2Dh, CL => MOV [6BD37], CL mà CL = 5Ah

Giá trị được lưu tại ô nhớ có địa chỉ vật lý là [6BD37h] là 5Ah

**Câu 4 :** Xác định giá trị BX sau khi CPU thực hiện đoạn mã sau :

MOV BX, 3E02h

MOV CX,2402h

ADD CL,BL

LAP1:

SHR BX,CL

SUB CH,2

CMP CH,20H

JA LAP1

Bài làm

MOV BX, 3E02h => BH = 3Eh, BL = 02h

MOV CX, 2402h => CH = 24h, CL = 02h

ADD Cl, BL => CL = CL + BL = 02h + 02h = 04h

SHR BX, CL => dịch phải BX 4 bit => BX = 03E0h

SUB CH, 2 => CH = CH – 2 =24h – 2 = 22h

CMP CH, 20h (22h > 20h)

JA LAP1 (Lớn hơn thì lặp)

SHR BX, CL => dịch phải BX 4 bit => BX = 003Eh

SUB CH, 2 => CH = CH - 2 = 22h – 2 = 20h

CMP CH, 20h (20h = 20h)

JA LAP1 (bằng thì dừng)

1. BX = 0200h